

科目シラバス (2023年度)

--

■科目基本情報

科目名	HDL	科目コード	A110
授業時数/週	2 時間/週	年次・学期	2 年 ・ 通期
必修/選択区分	必修	授業形態	演習
担当教員	森崎徳之		
教員の実務経験			
職業実践専門課程		連携企業等	
備考			

■科目詳細情報

授業概要	HDL を利用しての FPGA に対する回路設計及び、システム開発技術の修得											
到達目標	FPGA ボードやツールの利用に関して、一通り使えるようになる VerilogHDL の基本的な構文を理解して、回路設計が行えるようになる より大規模なシステムの設計・制作の経験やチームワーク・共創に必要な協調性の習得											
授業方法	個人課題やグループ課題など、実習課題を中心に個々の進捗状況を確認しながら都度フォローを行う											
実践的教育の内容												
成績評価方法	筆記試験 定期試験	0%	筆記試験 小テスト	0%	実技試験	0%	課題評価	90%	平常評価	10%	合計	100%
	提出期限内に動作チェックを受け、完動させることで課題単体の評価を行い、年間通して課題の提出状況、課題の達成度合い、完成度合い、プラスα的な試みの有無など、総合的に評価する											
授業外における学修	放課後等実習室を利用して、回路設計・製作やデバッグなどを積極的に行って欲しい											
教科書・教材	PC、FPGAボード (DE10-Lite)、各種電子部品											
参考文献・資料	各種ICやマイコンのデータシート 「図解 よくわかるデジタルIC回路の基礎」技術評論社：ISBN978-4774108049											
履修上の留意点	製作実習、設計演習と連動して課題を制作していく											
授業計画	第1週 FPGAやVerilogHDLに関する基礎知識											
	第2週 開発ツールの利用方法について											
	第3週 VerilogHDLの基本構文について											
	第4週 回路設計とコンパイル											
	第5週 回路設計実習・・・(1)											
	第6週 回路設計実習・・・(2)											
	第7週 回路設計実習・・・(3)											
	第8週 回路設計実習・・・(4)											
	第9週 回路設計実習・・・(5)											
	第10週 回路設計実習・・・(6)											
	第11週 回路設計実習・・・(7)											
	第12週 回路設計実習・・・(8)											
	第13週 回路設計実習・・・(9)											
第14週 回路設計実習・・・(10)												
第15週 回路設計実習・・・(11)												
第16週 回路設計実習・・・(12)												
第17週 回路設計実習・・・(13)												

授業計画	第18週	卒業製作・・・(1)、回路設計実習・・・(14)
	第19週	卒業製作・・・(2)、回路設計実習・・・(15)
	第20週	卒業製作・・・(3)、回路設計実習・・・(16)
	第21週	卒業製作・・・(4)、回路設計実習・・・(17)
	第22週	卒業製作・・・(5)、回路設計実習・・・(18)
	第23週	卒業製作・・・(6)、回路設計実習・・・(19)
	第24週	卒業製作・・・(7)、回路設計実習・・・(20)
	第25週	卒業製作・・・(8)、回路設計実習・・・(21)
	第26週	卒業製作・・・(9)、回路設計実習・・・(22)
	第27週	卒業製作・・・(10)、回路設計実習・・・(23)
	第28週	卒業製作・・・(11)、回路設計実習・・・(24)
	第29週	卒業製作・・・(12)、回路設計実習・・・(25)
	第30週	卒業製作・・・(13)、回路設計実習・・・(26)
	第31週	卒業製作・・・(14)、回路設計実習・・・(27)
	第32週	卒業製作・・・(15)、回路設計実習・・・(28)
	第33週	卒業製作・・・(16)、回路設計実習・・・(29)
第34週	成果発表	